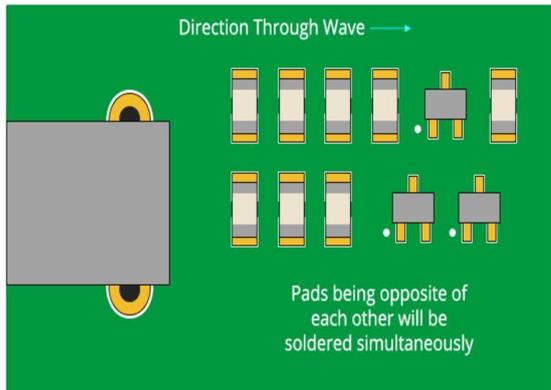


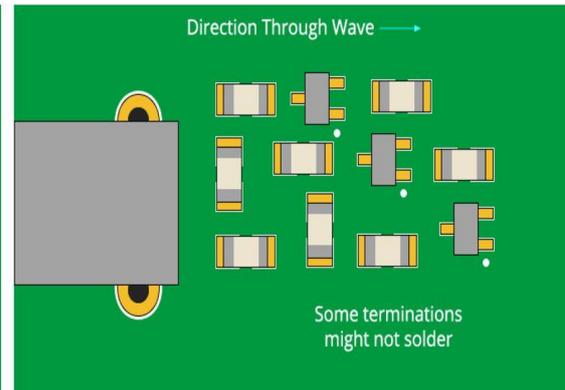
# PCB design rules

## 1. Sinnvolle Bauteilplatzierung

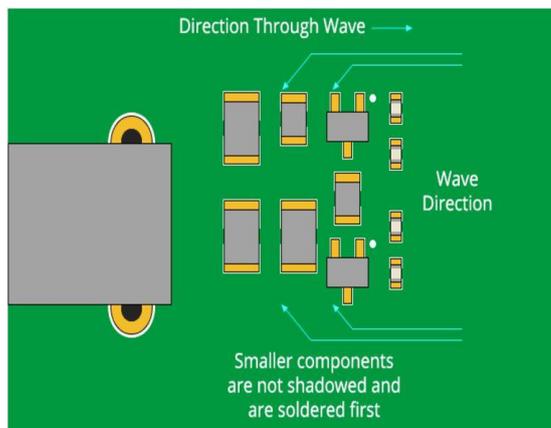
- Ausrichtung: ähnliche Bauteile sollten identisch ausgerichtet sein.
- Organisation: alle SMD Teile sollten auf einer Seite platziert werden, da dies bei der automatischen/ manuellen Bestückung einfacher und kostengünstig ist.
- Platzierung: bei der Verwendung von SMD und THT Bauteilen sollten die SMD Teile ausschließlich auf der Oberseite sein. Eventuelle Wechselwirkungen zwischen Bauteilen sind zu beachten. Kritisch sind vor allem größere Spulen wie sie beispielsweise bei DC-DC Wandler auf Basis von Induktivitäten zum Einsatz kommen.



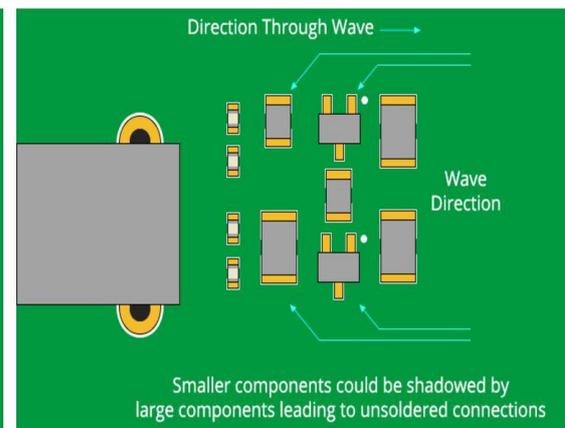
**Gute** Ausrichtung von Bauteilen



**Schlechte** Ausrichtung von Bauteilen



**Gute** Platzierung von Bauteilen



**Schlechte** Platzierung von Bauteilen (Abschattung)

## 2. Tracing

- Möglichste kurze und direkte Leiterbahnen
- Im HF Bereich dürfen ausschließlich Tracees mit Winkeln von 45° verwendet werden (Reflektion). Im LF Bereich ist die Verwendung von Winkeln > 45° unschön.
- Stromversorgung: Eine Baumartige Leiterbahnstruktur ist zu bevorzugen, wobei Daisy-Chainig ist in jedem Fall zu vermeiden ist. Jede Aufteilung der Leiterbahnen reduziert die benötigte Leiterbahnbreite (Kirchoffs Current-Law).
- Signalleiterbahnen: Abstände zwischen unterschiedlichen Signalen sind als kritisch anzusehen und eventuelle Rückkopplungen sind zu beachten.

- Heranführen der Leiterbahnen an die Löt pads ist fürs Reflow-Löten so zu wählen das die Leiterbahnen symmetrischen zum Bauteil zu wählen, sodass die Kraftvektoren beim Löten gleich groß und parallel zueinander sind
- Die Leiterbahnbreite sollte je nach Strom festgelegt werden. Für Analoge und Digitale Signale haben sich 0,254 mm (0.01 ") für Ströme < 0,3 A bewährt. Für alles andere ist in der Tabelle der entsprechende Wert zu finden. Die Tabelle gilt nur für die gängigste Kupferschichtdicke von 35 µm (1 oz). Für größere sind die Werte entsprechend anzupassen. Weitere gängige Dicken sind 70 µm (2 oz), 105 µm (3 oz) und 140 µm (4 oz), wobei die letzteren für Spezialanwendungen eingesetzt werden.

Breite [mm]	Breite [mil]	I [A] mit $\Delta T = 10 \text{ K}$	I [A] mit $\Delta T = 20 \text{ K}$	I [A] mit $\Delta T = 30 \text{ K}$	I [A] mit $\Delta T = 40 \text{ K}$	I [A] mit $\Delta T = 50 \text{ K}$	I [A] mit $\Delta T = 60 \text{ K}$
0,1	4	0,4	0,6	0,8	0,9	1,0	1,1
0,2	8	0,7	1,0	1,2	1,4	1,6	1,7
0,3	12	0,9	1,3	1,6	1,8	2,0	2,2
0,4	16	1,1	1,5	1,9	2,2	2,4	2,7
0,5	20	1,3	1,8	2,2	2,5	2,8	3,1
0,6	24	1,4	2,0	2,4	2,8	3,1	3,4
0,7	28	1,6	2,2	2,7	3,1	3,5	3,8
0,8	32	1,8	2,4	2,9	3,4	3,8	4,1
0,9	36	2,0	2,6	3,2	3,7	4,1	4,5
1,0	40	2,2	2,8	3,4	3,9	4,4	4,8
1,5	60	2,5	3,6	4,4	5,1	5,7	6,2
2,0	80	3,0	4,3	5,3	6,1	6,8	7,5

### 3. Abstände

- Unterschiedliche Massen sind strikt voneinander zu trennen (Analoge und Digital, verschiedene Stromversorgerstufen, etc.)
- Kapazitive Kopplungen: Parallel zur Analogen Masse sollten nur analoge Signale auf anderen Layern gehen.

### 4. Wärmeabfuhr

- Bei Schaltungen mit hoher Abwärme sind entsprechende Vorkehrungen zur besseren Abfuhr der Wärme über die Gound planes mit Vias zu tätigen. Die Befestigung von Kühlkörpern ist bei höherer Abwärme ebenfalls zu berücksichtigen.

### 5. Überprüfung

- Automatische ERC und DRC sind durchzuführen, um sicherzustellen das alle Abstände zwischen Leiterbahnen oder zw. Leiterbahnen und Pads eingehalten werden.

Hilfreiche Links und Quellen:

Design Rules: <https://resources.altium.com/de/p/pcb-layout-guidelines>

Leiterbahnen Rechner: <https://www.4pcb.com/trace-width-calculator.html>

Leiterbahn Tabelle: [https://www.multi-circuit-boards.eu/leiterplatten-design-hilfe/oberflaeche/leiterbahn-strombelastbarkeit.html?gclid=CjwKCAjwoMSWBhAdEiwAVJ2ndI8hJ56hGIEdCaIWBQYvu0n5f4gmCY9a0xfTfxA2QZUZnBvLaTOixoCj8MQAvD\\_BwE](https://www.multi-circuit-boards.eu/leiterplatten-design-hilfe/oberflaeche/leiterbahn-strombelastbarkeit.html?gclid=CjwKCAjwoMSWBhAdEiwAVJ2ndI8hJ56hGIEdCaIWBQYvu0n5f4gmCY9a0xfTfxA2QZUZnBvLaTOixoCj8MQAvD_BwE)